

アナログ・デジタル混載チップによる小型プラズマ波動波形捕捉受信器

鎌田 俊介 [1]; 頭師 孝拓 [2]; 小嶋 浩嗣 [2]; 笠原 禎也 [3]; 高橋 翼 [3]; 濱野 拓也 [4]; 尾崎 光紀 [5]; 八木谷 聡 [3]; 徳永 祐也 [3]

[1] 京大・生存圏; [2] 京大・生存圏; [3] 金沢大; [4] 金沢大学; [5] 金沢大・理工・電情

Small Plasma Waveform Capture Receiver by using analog-digital mixed chip

Shunsuke Kamata[1]; Takahiro Zushi[2]; Hirotsugu Kojima[2]; Yoshiya Kasahara[3]; Tsubasa Takahashi[3]; Takuya Hamano[4]; Mitsunori Ozaki[5]; Satoshi Yagitani[3]; Yuya Tokunaga[3]

[1] RISH, Kyoto Univ; [2] RISH, Kyoto Univ.; [3] Kanazawa Univ.; [4] Kanazawa Univ.; [5] Electrical and Computer Eng., Kanazawa Univ.

Space is filled with subtle plasma, so-called space plasma. Since space plasma is basically collisionless, plasma particles exchange their own kinetic energies and moments through plasma waves. Observing plasma waves allows us to understand physical processes occurring in the space plasma. That is why plasma wave receivers have been installed in many satellites which explore the space environment. On the other hand, the necessity of the simultaneous observations with multiple satellites is widely recognized in order to separate spatiotemporal variation of phenomena. However, it is difficult to execute multiple satellite missions using the conventional medium and large size of satellites, because of the limitation of the resources for launching. The way to break this restriction is to use small, or ultra-small satellites. The number of launching small or ultra-small satellite in recent years is increasing. However, since plasma wave receivers require a plenty of resources in their size and weight, they do not meet the limited resource of small satellites or ultra-small satellites.

In order to reduce the required resource for plasma wave receivers, our research group has been attempting to miniaturize plasma wave receivers using ASIC (Application Specific Integrated Circuit) technology.

There are two types of plasma wave receivers. They are a waveform capture receiver and a spectrum receiver. They are composed of analog circuits, digital circuits, and A / D converters. The analog circuits consist of various kinds of filters and amplifiers. The main roles of the digital circuits are an FFT calculation in the spectrum receiver, and a data compression in the waveform capture receiver.

In the present paper, we focus on the development of a small waveform capture receiver based on an analog-digital mixed chip. The waveform capture receiver is a receiver to acquire the waveform data of plasma waves. The amount of original waveform data is large, so it is impossible to send to the ground station continuously. Since in order to increase the number of the shots of observations, it is necessary to reduce the data size, the data compression by the digital circuits is crucial.

In a previous study, the design of the ASIC implementing analog circuits of both spectral type and waveform capture type plasma wave receivers have been already conducted. From this study, we succeeded in greatly miniaturizing the plasma wave receiver. Moreover, on the part of the digital processing, we succeeded in the hardware design on the FPGA developed by Kanazawa University. Based on these technologies, our research introduces the data compression logic implemented on the FPGA with an analog-digital hybrid technology in an ASIC chip that implements the analog section. The target of our research is to achieve the ultimate miniaturization by putting both analog part and digital part which are in the waveform capture type receiver into one chip.

The logic configuration of the FPGA can be used as well as ASIC one. It is possible to develop ASIC based on HDL (Hardware Description Language) data. We develop the design of the ASIC with waveform compression circuits based on HDL. The designed logic is installed on the same chip in which the analogue circuit of the waveform receiver.

In this presentation, we present the details of the waveform compression logic design in the waveform capture receivers realized on the ASIC. Moreover, we explain the results of its operation verification, and guidelines for further development as a more advanced waveform capture receiver in the future.

宇宙空間は希薄なプラズマで満たされており、その運動エネルギーの交換は波動として観測される。つまりプラズマ波動を観測することで、宇宙プラズマ中で生起する物理素過程を知ることが出来る。このため、宇宙空間環境を探索する衛星には、必ずプラズマ波動受信器が搭載されてきた。一方で、現象の時空間変化を分離するために、複数の衛星で同時に観測する必要性が広く認識されているが、従来の中型・大型衛星では、そのリソースの制限が同時に複数衛星を打ち上げるには限界がある。この限界を打破できるのが、近年打ち上げ数が増えている小型、超小型衛星の利用である。しかし、プラズマ波動受信器は小型の衛星に搭載するには大きく、このままでは小型の衛星に搭載することはできない。

そのため、本研究グループは、ASIC(Application Specific Integrated Circuit) 技術を用いたプラズマ波動受信器の小型化を目指している。

プラズマ波動受信器には波形捕捉型とスペクトル型の2種類があり、それぞれアナログ回路およびデジタル回路、A/D変換器で構成されている。アナログ回路は各種フィルタとアンプで構成されている。デジタル回路では、スペクトル型ではFFT、波形捕捉型では、波形圧縮回路がコアとなる。

本研究では、ASIC技術による小型波形捕捉型受信器の開発を進めている。波形捕捉型受信器はプラズマ波動の波形データを取得する受信器である。波形データはそのままでは地上に送信するにはデータ量が大きく、連続的な観測が行えない。観測回数を増やすために、少しでもデータを小さくする必要があり、デジタル処理によるデータ圧縮が必要で

ある。この波形データのデジタル処理による圧縮をハードウェアとして行う回路が波形圧縮回路である。

本研究の先行研究として、プラズマ波動受信器のスペクトル型、波形捕捉型双方のアナログ回路の ASIC 化を実現している。これにより、プラズマ波動受信器アナログ回路の大幅な小型化に成功した。また、デジタル処理部についても、金沢大学のグループにより従来ソフトウェアで実現されていた処理のハードウェア化 (FPGA 化) にも成功している。そして、それらの技術を基盤に

本研究では、アナログ部をインプリメントした ASIC チップ内に、アナログ・デジタル混載技術を用いて、FPGA 上で実現されたロジックを導入する。そして、波形捕捉型受信器のアナログ部、デジタル部をすべて一つにチップ化して究極の小型化をはかることを目的としている。

ASIC で使用される論理構成は FPGA と同一のものを使用することが出来る。したがって、FPGA ですでに、開発および検証済の HDL (Hardware Description Language) データをもとに ASIC を開発することが出来る。金沢大学で FPGA 用に開発、検証された HDL をもとに波形圧縮回路の ASIC 化を行う。

本発表では波形捕捉型受信器のうち、ASIC 上に実現した波形圧縮ロジック設計の詳細とその動作検証結果について発表を行い、今後更に高度な波形捕捉型受信器として開発を進める指針を示す。