

SS-520-3/LFAS 搭載用デジタル処理部の FPGA モジュールの開発と評価

高橋 翼 [1]; 小川 勇太 [1]; 笠原 禎也 [1]; 小嶋 浩嗣 [2]; 頭師 孝拓 [2]; 太田 守 [1]; 尾崎 光紀 [3]; 八木谷 聡 [1]; 石坂 圭吾 [4]

[1] 金沢大; [2] 京大・生存圏; [3] 金沢大・理工・電情; [4] 富山県大・工

Development and evaluation of FPGA modules for digital processing part in the SS-520-3/LFAS

Tsubasa Takahashi[1]; Yuta Ogawa[1]; Yoshiya Kasahara[1]; Hirotsugu Kojima[2]; Takahiro Zushi[2]; Mamoru Ota[1]; Mitsunori Ozaki[3]; Satoshi Yagitani[1]; Keigo Ishisaka[4]

[1] Kanazawa Univ.; [2] RISH, Kyoto Univ.; [3] Electrical and Computer Eng., Kanazawa Univ.; [4] Toyama Pref. Univ.

The rocket SS-520-3 experiment will be performed in winter, 2017 to study acceleration and heating mechanism of heavy ions in the cusp region. We are responsible for the development of the digital data processing part of WFC (Waveform Capture) in LFAS (Low Frequency Analyzer System) mounted in the SS-520-3 rocket.

LFAS contains two pairs of dipole antenna, and two receivers named EFD (Electric Field Detector) and WFC. The WFC measures electric field in the VLF range below 10 kHz and generate digital data which consist of one channel of spectrum and two channels of waveform. It is necessary to sample waveform with accurate timing to study energy exchange process between plasma waves and plasma particles via wave particle interaction directly and quantitatively by SWPIA (Software-type Wave Particle Interaction Analyzer).

Three FPGAs will be installed in the LFAS. One FPGA is supplied to the WFC digital part and the others are used for a common digital part of LFAS. In the PWA (Plasma Wave Analyzer) mounted in the SS-520-2 rocket experiments, the data flow was quite complicated between the DSP and the CPU to process the telemetry data using waveform compression and FFT. However, in the WFC digital part mounted in the SS-520-3, these processes are executed in parallel on the FPGA and functions are integrated on one chip, that achieved drastic speed up of data processing and reduction of the board size. In addition, as a counter to secure the synchronisness between waveforms and particles, SWPIA counter is generated in the FPGA. In the waveform compression module, subband compression is carried out every 1,024 points. In the spectrum generation module one set of 512 points of FFT followed by two combinations of 1/8 decimation and 512 points of FFT are performed in parallel, and the logarithm amplitude is finally calculated. It observes spectrums of three frequency bands, that is, 1 kHz - 10 kHz, 100 Hz - 1 kHz and below 100 Hz. Both the compressed waveform and spectrum data are transmitted to another FPGA which is responsible for a common digital part of LFAS. It performs telemetry transmission processing afterwards. The data output from the WFC digital is 8 bits parallel and 4 bits of status data are additionally transmitted for the purpose of data identification. Furthermore, a data latch clock is provided from the WFC digital to the common digital part for the data reception.

We have already developed FPGA modules of waveform compression as well as spectrum processing, and they work fast enough to process the data within real-time. We also confirmed that the total amount of generation data is within telemetry transmission capacity. Specifications for the controller of AD converter, the packet generation unit, and the interface among peripheral circuits were fixed, and the development was completed. Finally, environment tests such as vacuum test and vibration test of LFAS have been safely completed.

In the presentation, we report further detailed signal processing section of the developed WFC digital part, the I/F among peripheral circuits and evaluation results of the performance tests.

極域カusp領域における重イオンの加速・加熱の解明を目的として、2017年度冬にSS-520-3号機による北歐ロケット実験が予定されている。本研究ではこのSS-520-3観測ロケット搭載の低周波波動解析システム(Low Frequency Analyzer System: LFAS)内の波形捕捉受信器(Waveform Capture: WFC)のデジタル部を開発を行う。

ここで、LFASは2組のダイポールアンテナと電場観測器(Electric Field Detector: EFD)、WFCの2種類の受信器を搭載している。WFCでは電場2成分(CH1, CH2)の10kHz以下の低周波信号を計測し、地上へは1チャンネルのスペクトルデータと圧縮処理を施した2チャンネルの波形データを伝送する。さらにこのロケット実験では「ソフトウェア型波動粒子相互作用解析装置(Software-type Wave Particle Interaction Analyzer: SWPIA)」により、取得したデータから波動粒子相互作用によるプラズマ粒子とプラズマ波動間のエネルギー交換過程を直接かつ定量的な解析が計画されており、データの正確な取得タイミングを保証する必要がある。

WFCデジタル部は単体のFPGAで構成される。以前のロケット実験に用いられたSS-520-2号機に搭載されたプラズマ受信機(Plasma Wave Analyzer: PWA)ではDSP及びCPUを併用した複雑なデータフローで波形圧縮、FFTなどを実現していた。しかし、今回のSS-520-3号機に搭載するWFCデジタル部ではそれらの処理をFPGA上で並列動作させ、波形データの圧縮処理とスペクトル観測機能を1チップに集約することで処理の高速化・専有面積の縮小を図る。また、波形と粒子の同期性を確保するためのカウンタとして、SWPIAカウンタをFPGA内部で生成し出力データに付加する。波形処理部では、信号を複数の周波数帯域に分割し、分割された各帯域での信号強度の違いを利用し、ビット長を削減する圧縮手法であるサブバンド圧縮を1,024点ごとに行う。スペクトル処理部では、1/8デシメーションと512点FFTを行い、最終的に対数振幅を算出して1kHz - 10kHz, 100 Hz - 1 kHz, 100 Hz以下の3つの帯域を観測する。その後、処理を施したデータ

から地上でデータを解析可能にするためにパケットを生成し、後段のテレメトリ送信処理を行う FPGA に送信する。WFC デジタル部からのデータ出力は 8 bits のパラレルであり、加えてデータの識別用に 4 bits のステータス信号を出力する。さらに、後段の FPGA が送信データを受け取れるようにデータラッチ用クロックを WFC デジタル側から送信する。

現状では、波形の圧縮処理及び、スペクトルの生成処理ともにリアルタイムで処理できることが検証済みで、所定のテレメトリ伝送容量内にデータを収めることにも成功した。また、AD コンバータのコントローラやパケット生成部、周辺回路との I/F について最終的な仕様が決定し、開発が完了している。さらに、LFAS 全体として真空試験、振動試験などの試験が完了している。

本発表では完成した WFC デジタル部の詳細な信号処理部、周辺回路との I/F、観測シーケンス、環境試験で取得した動作結果とデータの評価結果について説明する。